

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-303873
(43)Date of publication of application : 18.10.2002

(51)Int.Cl. G02F 1/1343
G02F 1/1368

(21)Application number : 2001-382927
(22)Date of filing : 04.12.1995

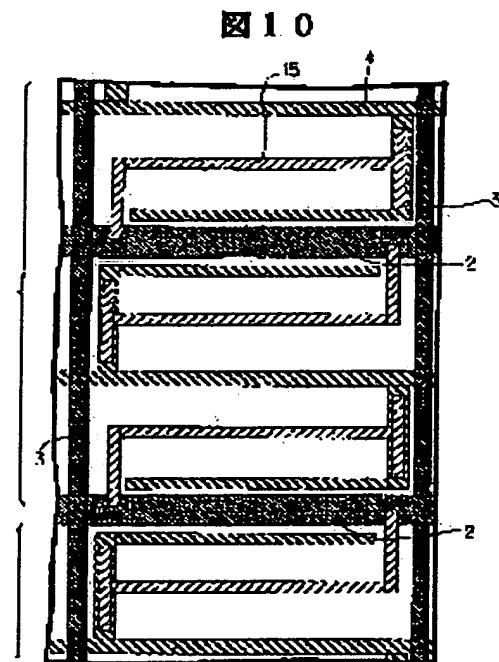
(71)Applicant : HITACHI LTD
(72)Inventor : YANAGAWA KAZUHIKO
OTA MASUYUKI
OGAWA KAZUHIRO
ASHIZAWA KEIICHIRO
HOSHINO MINORU

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve an opening ratio.

SOLUTION: In an active matrix type liquid crystal display device which is provided with transparent substrates facing each other through a liquid crystal layer which is provided with an electrode for display and a reference electrode in an area corresponding to a unit pixel on the side of the liquid crystal layer and which varies light transmittance of the liquid crystal layer by the electric field having a component parallel to the transparent substrate surfaces generated between the electrode for display supplied with a video signal from a video signal line through a switching element to be turned on by a scanning signal supplied from a scanning signal line and the reference electrode impressed with a reference voltage, the reference electrode is placed between the unit pixel and another unit pixel adjacent to that unit pixel.



LEGAL STATUS

[Date of request for examination] 17.12.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3583755

[Date of registration] 06.08.2004

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁 (JP)

(20) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-303873

(P2002-303873A)

(43) 公開日 平成14年10月18日 (2002. 10. 18)

(51) Int.Cl'

G 02 F 1/1343
1/1388

第30記号

F 1

G 02 F 1/1343
1/1388

マークド(横行)

2 H 0 9 2

(21) 出願番号 特願2001-382827 (P2001-382827)
(22) 分割の表示 特願平7-314386の分割
(23) 出願日 平成7年12月4日 (1995. 12. 4)

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河町四丁目6番地
(72) 発明者 橋川 和磨
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(73) 発明者 大田 益幸
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(74) 代理人 100083562
弁理士 秋田 敏喜

最終回に翻ぐ

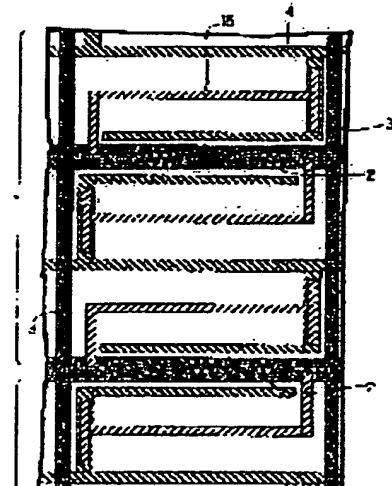
(54) 【発明の名称】 アクティブマトリックス型液晶表示装置

(57) 【要約】

【課題】 開口部の向上を図る。

【解決手段】 该装置を介して互いに対向して透明基板が配置され、その液晶層側の単位画素に相当する領域に表示用電極と基準電極とが備えられ、走査信号線からの走査信号の供給によってオンされるスイッチング素子を介して映像信号線からの映像信号が供給される前記表示用電極と、基準電極が印加される前記基準電極との間に発生させる透明基板面と平行な成分を有する電界によって前記液晶層の光透過率を変化させるアクティブマトリックス型液晶表示装置において、前記単位画素とこの単位画素と隣接する他の単位画素との間に基準電極が配置されている。

図 10



【特許請求の範囲】

【請求項 1】 液晶層を介して互いに対向して透明基板が配置され、その液晶層側の単位画素に相当する領域に表示用電極と基準電極とが備えられ、走査信号線からの走査信号の供給によってオンされるスイッチング素子を介して映像信号線からの映像信号が供給される前記表示用電極と、基準電圧が印加される前記基準電極との間に発生させる透明基板面と平行な成分を有する電界によって前記液晶層の光透過程を変化させるアクティブマトリックス型液晶表示装置において、

前記単位画素とこの単位画素と隣接する他の単位画素との間に基準電極が配置されていることを特徴とするアクティブマトリックス型液晶表示装置。

【請求項 2】 前記単位画素とこの単位画素と隣接する他の単位画素がカラー用表示の一画素を構成する3画素のうちの隣接する2画素であることを特徴とする請求項1記載のアクティブマトリックス型液晶表示装置。

【請求項 3】 前記単位画素とこの単位画素と隣接する

他の単位画素は異なる映像信号線からの映像信号によって表示がなされることを特徴とする請求項1記載のアクティブマトリックス型液晶表示装置。

【請求項 4】 前記表示用電極と前記基準電極は帯状の形状を有することを特徴とする請求項1記載のアクティブマトリックス型液晶表示装置。

【請求項 5】 前記単位画素は前記基準電極の延在方向での長さが前記基準電圧に直交する方向の長さより長いことを特徴とする請求項1記載のアクティブマトリックス型液晶表示装置。

【請求項 6】 前記表示用電極は前記画素を2分割するように形成されていることを特徴とする請求項1記載のアクティブマトリックス型液晶表示装置。

【請求項 7】 前記基準電極は基準信号線を渡ることを特徴とする請求項1記載のアクティブマトリックス型液晶表示装置。

【請求項 8】 液晶層を介して互いに対向して透明基板が配置され、その液晶層側の単位画素に相当する領域に表示用電極と基準電極とが備えられ、走査信号線からの走査信号の供給によってオンされるスイッチング素子を介して映像信号線からの映像信号が供給される前記表示用電極と、基準電圧が印加される前記基準電極との間に発生させる透明基板面と平行な成分を有する電界によって前記液晶層の光透過程を変化させるアクティブマトリックス型液晶表示装置において、

互いに隣接する各単位画素で共有する基準電極を有することを特徴とするアクティブマトリックス型液晶表示装置。

【請求項 9】 前記互いに隣接する各単位画素がカラー用表示の一画素を構成する3画素のうちの隣接する2画素であることを特徴とする請求項8記載のアクティブマトリックス型液晶表示装置。

【請求項 10】 前記互いに隣接する各単位画素は異なる映像信号線からの映像信号によって表示がなされることを特徴とする請求項8記載のアクティブマトリックス型液晶表示装置。

【請求項 11】 前記表示用電極と前記基準電極は帯状の形状を有することを特徴とする請求項8記載のアクティブマトリックス型液晶表示装置。

【請求項 12】 前記単位画素は前記基準電極の延在方向での長さが前記基準電極に直交する方向の長さより長いことを特徴とする請求項8記載のアクティブマトリックス型液晶表示装置。

【請求項 13】 前記表示用電極は前記画素を2分割するように形成されていることを特徴とする請求項8記載のアクティブマトリックス型液晶表示装置。

【請求項 14】 前記基準電極は基準信号線を渡ることを特徴とする請求項8記載のアクティブマトリックス型液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はアクティブマトリックス型液晶表示装置に係り、特に、横電界方式と称されるアクティブマトリックス型液晶表示装置に関する。

【0002】

【従来の技術】 横電界方式と称されるアクティブマトリックス型液晶表示パネルは、液晶を介して互いに対向配置される透明基板のうち、その一方または両方の液晶側の単位画素に相当する領域面に、表示用電極と基準電極などが備えられ、この表示用電極と基準電極との間に透明基板面と平行に発生させる電界によって前記液晶を透過する光を変調させるように構成されたものである。

【0003】 このような液晶表示パネルは、その表示面に対しても大きな角度視野から観察しても鮮明な映像を認識でき、いわゆる広角度視野に優れたものとして知られるに至った。

【0004】 なお、このような構成からなる液晶表示パネルとしては、たとえば特許出願公表平5-505247号公報、特公昭53-21907号公報および特開平6-160878号公報等の文献に詳述されている。

【0005】

【発明が解決しようとする課題】 そして、これら各文献には、そのいずれにおいても、並設された複数の走査信号線とこれら各走査信号線に交差して並設された複数の映像信号線とで囲まれた各領域を画素領域とし、この画素領域の内部に前記表示用電極と基準電極を配置させる構成となっている。

【0006】 しかしながら、アクティブマトリックス型液晶表示装置は、前記表示用電極と基準電極との間の液晶層の挙動によって光透過程を制御するようにしていることからいわゆる開口率が充分に確保できないということが指摘されてきている。

【0007】本発明は、このような事情に基づいてなされたものであり、その目的は、画面領域の開口部を向上させたアクティブマトリックス型液晶表示装置を提供することにある。

【0008】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0009】手段1、本発明は、たとえば、液晶層を介して互いに対向して透明基板が配置され、その液晶層側の単位画素に相当する領域に表示用電極と基準電極とが備えられ、走査信号線からの走査信号の供給によってオンされるスイッチング素子を介して映像信号線からの映像信号が供給される前記表示用電極と、基準電圧が印加される前記基準電極との間に発生させる透明基板面と平行な成分を有する電界によって前記液晶層の光透過率を変化させるアクティブマトリックス型液晶表示装置において、前記単位画素とこの単位画素と隣接する他の単位画素との間に基準電極が配置されていることを特徴とするものである。

【0010】手段2、本発明は、たとえば、手段1の構成を前提として、前記単位画素とこの単位画素と隣接する他の単位画素がカラー用表示の一画素を構成する3画素のうちの隣接する2画素であることを特徴とするものである。

【0011】手段3、本発明は、たとえば、手段1の構成を前提として、前記単位画素とこの単位画素と隣接する他の単位画素は異なる映像信号線からの映像信号によって表示がなされることを特徴とするものである。

【0012】手段4、本発明は、たとえば、手段1の構成を前提として、前記表示用電極と前記基準電極は帯状の形状を有することを特徴とするものである。

【0013】手段5、本発明は、たとえば、手段1の構成を前提として、前記単位画素は前記基準電極の延在方向での長さが前記基準電極に直交する方向の長さより長いことを特徴とするものである。

【0014】手段6、本発明は、たとえば、手段1の構成を前提として、前記表示用電極は前記単位画素を2分割するように形成されていることを特徴とするものである。

【0015】手段7、本発明は、たとえば、手段1の構成を前提として、前記基準電極は基準信号線を接続することを特徴とするものである。

【0016】手段8、本発明は、たとえば、液晶層を介して互いに対向して透明基板が配置され、その液晶層側の単位画素に相当する領域に表示用電極と基準電極とが備えられ、走査信号線からの走査信号の供給によってオンされるスイッチング素子を介して映像信号線からの映像信号が供給される前記表示用電極と、基準電圧が印加される前記基準電極との間に発生させる透明基板面と平行な成分を有する電界によって前記液晶層の光透過率を

変化させるアクティブマトリックス型液晶表示装置において、互いに隣接する各単位画素で共有する基準電極を有することを特徴とするものである。

【0017】手段9、本発明は、たとえば、手段8の構成を前提として、前記互いに隣接する各単位画素がカラー用表示の一画素を構成する3画素のうちの隣接する2画素であることを特徴とするものである。

【0018】手段10、本発明は、たとえば、手段8の構成を前提として、前記互いに隣接する各単位画素は異なる映像信号線からの映像信号によって表示がなされることを特徴とするものである。

【0019】手段11、本発明は、たとえば、手段8の構成を前提として、前記表示用電極と前記基準電極は帯状の形状を有することを特徴とするものである。

【0020】手段12、本発明は、たとえば、手段8の構成を前提として、前記単位画素は前記基準電極の延在方向での長さが前記基準電極に直交する方向の長さより長いことを特徴とするものである。

【0021】手段13、本発明は、たとえば、手段8の構成を前提として、前記表示用電極は前記単位画素を2分割するように形成されていることを特徴とするものである。

【0022】手段14、本発明は、たとえば、手段8の構成を前提として、前記基準電極は基準信号線を接続することを特徴とするものである。

【0023】

【発明の実施の形態】以下、本発明によるアクティブマトリックス型表示装置の各実施例について説明する。

【0024】実施例1、図9は、横電界方式の液晶表示パネルとその周辺の回路とを示した概略図である。

【0025】同図において、液晶表示パネル1はその外周部として透明基板1Aと透明基板1Bとを備え、それらの間に液晶層を介在させている。そして、いわゆる下側基板となる透明基板1Aの液晶層の面には、 $\text{国中} \times \text{方向}$ に延在しあり y 方向に並設された走査信号線2および基準信号線4が形成されている。走査信号線2と基準信号線4は、ある走査信号線2に対し $-\text{y}$ 方向に近接して配設された基準信号線4、この基準信号線2に対し $-\text{y}$ 方向に大きく離隔して配設された走査信号線2、この走査信号線2に対し $-\text{y}$ 方向に近接して配設された基準信号線4というように、順次配設されている。また、これら信号線2および4と絶縁されて、映像信号線3が y 方向に延在しあり z 方向に並設されて形成されている。

【0026】これら走査信号線2および基準信号線4と映像信号線3とで囲まれた矩形状の領域は画素領域となり、これら各画素領域がマトリックス状に配設されて表示部が構成されるようになっている。そして、各画素領域内にはそれぞれ表示用電極が形成され、該画素領域の周辺の一部には薄膜トランジスタTFTおよび寄宿容量Capacitorが配置されている（これらはいずれも図示され

ていないが、省略する)。

【0027】そして、液晶表示パネル1には、その外部回路として垂直走査回路5および映像信号駆動回路6が備えられ、該垂直走査回路5によって前記走査信号線2のそれぞれに順次走査信号(電圧)が供給され、そのタイミングに合わせて映像信号駆動回路6は映像信号線3に映像信号(電圧)を供給するようになっている。

【0028】なお、垂直走査回路5および映像信号駆動回路6は、液晶駆動電源回路7から電源が供給されているとともに、CPU8からの画像情報をコントローラによってそれぞれ表示データおよび制御信号に分けられて入力されるようになっている。ここで、表示データは、この実施例では画像メモリ410を介して入力されるようになっているが、この画像メモリ410の構造については後に詳述する。

【0029】また、前記基準信号線4に印加される電圧も液晶駆動電源回路7から供給されるようになっている。なお、本実施例では、基準信号線4に印加される電圧は、映像信号駆動回路6の耐圧を小さくする目的で決して低電圧を用いている。

【0030】国1は、前記液晶表示パネル1における一つの画素領域(図1a中、点線で囲まれた部分に対応する)における詳細な構成を示した平面図である。

【0031】また、同図において、I—I'II'I'II'線における断面図を国2に、III—III'III'線における断面図を国3に、IV—IV'線における断面図を国4に、それぞれ示している。

【0032】まず、透明基板1Aの液晶層側の面には、そのx方向に延在して走査信号線2がたとえばA1で形成され、また、この走査信号線2と近接してそのy方向側に基準信号線4がx方向に延在して形成されている。この基準信号線4もたとえばA1で形成されている。ここで、これら走査信号線2と基準信号線4と後述する映像信号線3とで囲まれた領域によって画素領域が形成されることは上述した通りである。ここで、この実施例では、該画素領域は、特に、隣接する画素信号線側の辺が走査信号線の辺よりも小さくなっていることによって構成されている。

【0033】また、この画素領域において、前記基準信号線4は、それ自体を基準電極14とするとともに、さらに、もう一本の基準電極14が走査信号線2に隣接されて形成されている。これら各基準電極14は、後述する映像信号線3のうち一方の映像信号線3(図中右側)に隣接して配置され、該基準電極14と同時に形成される導体層14Aによって互いに電気的な接続が図れたものとなっている。

【0034】これにより、各基準電極14は、走査信号線2と平行な方向に延在され、換言すれば、後述の映像信号線3と直交する方向に延在された帯状の形状をなすよう構成されることになる。

【0035】そして、この走査信号線2等が形成された

透明基板1Aの表面には、該走査信号線2、基準信号線4、および基準電極14をも兼ねたとえばシリコン変化膜からなる絶縁膜11(図2、3、4参照)が形成されている。この絶縁膜11は、後述する映像信号線3に対する走査信号線2および基準信号線4の層間絶縁膜として、また、連続トランジスタTFTの形成領域に対してはゲート酸化膜として、蓄積容量Cstcの形成領域に対しては誘電体膜として機能するようになっている。

【0036】そして、この絶縁膜11の表面には、また、その導体トランジスタTFTの形成領域において半導体層12が形成されている。この半導体層12は、たとえばアモルファスSiからなり、走査信号線2上において映像信号線3(図中左側の映像信号線)に近接された部分に重疊して形成されている。これにより、走査信号線2の一部は連続トランジスタTFTのゲート電極を兼ねた構成になっている。

【0037】さらに、絶縁膜11の表面には、そのy方向に延在して隣接配置される映像信号線3が、たとえばC7とA1との間接層側によって形成されている。この映像信号線3はその一部が延在されて前記半導体層12の表面の一部に形成されたドライン電極3Aが一体となって形成されている。

【0038】さらに、画素領域における絶縁膜11の表面には表示用電極15が形成されている。この表示用電極15は該画素領域をたとえば2分割するように形成されている。すなわち、表示用電極15の一端は連続トランジスタTFTのソース電極15Aと一緒に形成され、図中y'方向に延在された後に、+x方向に延在されている。これにより、表示用電極15は、走査信号線2と平行な方向に延在され、換言すれば、映像信号線3と直交する方向に延在された帯状の形状をなすよう構成されることになる。

【0039】この場合、表示用電極15の先端部は、前記各基準電極14を互いに接続させる導電層14A上に沿って延在されたT字状の形状をなす部分を備え、この部分は誘電体膜としての前記絶縁膜11を備える蓄積容量Cstcを構成している。この蓄積容量Cstcは、それによってたとえば連続トランジスタTFTがオフした際に表示用電極15に映像情報を長く蓄積させるという効果を実現するようになっている。

【0040】なお、前記した連続トランジスタTFTのドライン電極3Aおよびソース電極15Aと半導体層11の界面にはリン(P)がドープされて高濃度層となつてお、これにより前記各電極におけるオーミックコンタクトを図っている。この場合、半導体層11の表面の全場に前記高濃度層を形成した後、前記各電極を形成し、これら電極をマスクとして該電極形成領域以外の高濃度層をエッチングすることにより上記の構成とすることができる。

【0041】そして、このように連続トランジスタT

T、映像信号線3、および音信号線Cableが形成された遮光膜11の上面には、該遮光膜トランジスタTFT等を被って、たとえばシリコン空化膜からなる保護膜16(図2、3、4参照)が形成され、この保護膜16の上面には配向膜17が形成されて、液晶表示パネル1のいわゆる下側基板を構成している。なお、この下側基板の液晶側と反対側の面には、偏光板18が配置されている。

【0042】そして、いわゆる上側基板となる透明基板18の液晶側の部分には、図1の破線で示すように、遮光膜300が画素領域の周辺部を除く中央部のほとんどを間口させて形成されている。この遮光膜300は、遮光膜トランジスタTFTへの外来光の照射を防止することによってその特性の劣化を防止するとともに、表示におけるコントラストの向上を図る目的で形成されている。この遮光膜300は、たとえば黒色顔料を分散した有機顔料等によって構成されている。

【0043】図2は、遮光膜300が形成された透明基板18の断面が示されており、該遮光膜300の前記開口部にはそれを被ってカラーフィルタ25が形成されている。そして、このカラーフィルタ25および前記遮光膜300を被って平坦膜27が形成され、この平坦膜27の液晶層側の面には配向膜28が形成されている。

【0044】ここで、前記カラーフィルタ25は、図5に示すように、映像信号線3の延長線上に沿って形成される3個の画素領域に、それぞれ図中上からたとえば赤色(R)、緑色(G)、青色(B)フィルタが配置されるように形成され、これにより前記3個の画素領域においてカラー表示用の一画素領域を構成するようになっている。

【0045】また、このように形成された上側基板の液晶層側とは反対側の面には、偏光板29が配置されている。

【0046】なお、図2では、基準電極14および表示用電極15との間に電圧が印加されることによって境界Eは液晶層LCの内を、透明基板1A、1Bの各面と平行に発生していることを示している。上述したように、偏電界方式と称される所以である。

【0047】ここで、透明基板1A側に形成された配向膜17と偏光板18、透明基板1B側に形成された配向膜28と偏光板29との関係を図5を用いて説明する。

【0048】表示電極15と基準電極14との間に印加される電界の方向207に対して、配向膜17および28のラピング方向208の角度θLCは、いずれも75度となっている。また、一方の偏光板18の偏光透過率方向209の角度θPは、θLCと等しくなっている。また、もう一方の偏光板29の偏光透過率方向は、方向θ9と直交している。また、液晶層LCとしては、誘電率異方性△nが正で、その値が7.3(1kHz)、屈折率異方性△nが0.073(589nm, 20°C)のネ

マチック液晶の組成物を用いている。

【0049】このような構成とすることにより、液晶層LC内に透明基板1Aと平行な電界を発生せしめることにより、該液晶層LCを通過する光を変調させることができ。特に、電界無印加時に黒表示、電界印加時に白表示となるいわゆるノーマリブラックモードとすることができる。

【0050】なお、上述した構成において、カラー表示用の一画素を構成する3個の各画素は、従来と異なり、映像信号線3の延長方向に沿って隣接されたものを担当させている。一方、図4に示すコントローラからの表示データは、従来は、たとえば60Hzに相当する周波数で、R、G、Bの各画素信号が隣接する各映像信号線に並列に送られてくるようになっている。

【0051】このため、この実施例では、図9に示すように、画像メモリ410を持て設け、この画像メモリ410にCPU8からのR、G、Bの画素信号を一旦格納し、それぞれの信号をコントローラ9によって一つの映像信号線3に順次供給するよう構成している。

【0052】図7は、この様の運動のタイミングを示す図である。同図において、Vdは一つの映像信号線3に供給される画素信号、V1とV2、V3はそれぞれカラー表示用の一画素を構成する3個の各画素に供給するゲート信号、V7、V8、V9はそれぞれR、G、Bの各画素に供給される画素信号を示している。

【0053】また、このように画像メモリ410を備えることには規定されることはなく、CPU8とコントローラ9との間にインターフェースを設け、このインターフェースによってCPU8からの画素信号を上述したように変化するようにしてもよいことはいうまでもない。

【0054】以上説明した実施例による液晶表示パネルによれば、それぞれの単位画素領域を、隣接する映像信号線3側の辺において走査信号線2個のそれよりも小さく構成したものとなっている。すなわち、従来の逐ストライプ掃描に対して横ストライプ構造としたものである。

【0055】このため、横方向に延在される単位画素領域において、映像信号線3からの電界が回り込む領域は、該単位画素領域の両端部となるが、画素領域の全体からみれば極めて小さな領域となり、いわゆる壁スミアを従来よりも大幅に抑制できるようになる。

【0056】また、表示用電極15および基準電極14をそれぞれ映像信号線3と直交する方向に延在された帯状の形狀とすることによって、映像信号線3からの電界が該表示用電極15あるいは基準電極14へ隣接する隣のその電界の回り込みは、実際の表示に與する表示用電極15と基準電極14との間の電界と直角方向となることから、該電界の回り込みは実際の表示に悪影響を及ぼさなくなる。

【0057】なお、図8は、このように画素領域における

る映像信号線3の表示用電極15あるいは基準電極14へ接続する際のその電界の回り込みE1、E2(同図(a))を、従来による画素領域における映像信号線3の表示用電極15あるいは基準電極14へ接続する際のその電界の回り込みE1、E2(同図(b))と比較した図である。

【00058】上述した実施例では、画素領域のそれぞれにおいて、その隣接する映像信号線側の辺が走査信号線側の辺よりも小さくなっているとともに、表示用電極および基準電極はそれぞれ映像信号線と直交する方向に延在された帯状の形状をなす構成としたものである。

【00059】しかし、隣接する映像信号線側の辺を走査信号線側の辺よりも小さくするのみで、表示用電極および基準電極をそれぞれ映像信号線と平行する方向に延在させてもよいことはいうまでもない。

【00060】また、表示用電極および基準電極をそれぞれ映像信号線と直交する方向に延在された帯状の形状とするのみで、その画素領域をその隣接する映像信号線側の辺を走査信号線側の辺よりも大きくなるようにしてもよいことはいうまでもない。

【00061】いずれにおいても、従来よりも電スミアの発生を抑制できる効果を有するからである。

【00062】また、カラー表示のものに限定されることなく、白黒表示のものにも適用できることはいうまでもない。

【00063】実施例2、図10は、本発明によるアクティブマトリック型表示パネルの他の実施例を示す平面図である。

【00064】同図において、映像信号線3の延在方向に沿って配置される各画素領域は、図中上方からたとえばR、G、B、R、…の各色を担当していることは実施例1と同様の構成をとっている。しかし、カラー用表示の一画素を構成する3画素のうち、隣接する2画素が一つの走査信号線を共有するとともに、前記隣接する2画素は異なる映像信号線3からの映像信号によって表示がなされる構成となっているところが異なっている。

【00065】すなわち、上記R、G、B、R、G、B、R、G、…の配列において、順番に2個ずつの各画素(R、G)、(B、R)、(G、B)、(R、G)、…のそれぞれの間に走査信号線2が配置されるとともに、前記各画素のうち上段の画素には図中左側に位置する映像信号線3からの映像信号によって、また下段の画素には図中右側に位置する映像信号線3からの映像信号によって表示がなされるようになっている。

【00066】このように構成された表示パネルは、走査信号線2の本数を減少させることができるので、その分、画素領域の面積の増大とともに開口率を向上させることができるようになる。

【00067】この場合、図9に示すCPU8からの各画素データのうち、2ライン分の画素データを画像メモリ

410に格納した後、横ストライプ配置の単位選択時間の2/3の時間毎に、前記の2画素単位で走査信号線2を選択し、順次映像信号線3に画素データを印加することで、駆動を行うことができる。

【00068】すなわち、図10に示すように、映像信号線3の延在方向に配置される画素を、順次、R1、G1、B1、R2、G2、B2、R3、…とした場合、R1とG1との間の走査信号線21、B1とR2との間の走査信号線22、およびG2とB2との間の走査信号線23には、順次、それぞれ走査信号Vd1、Vd2、Vd3が印加される。この印加による走査信号線2の選択は、横ストライプ配置の1ラインの選択に時間に相当する単位走査時間の2/3時間毎となる。

【00069】この際、隣接する二つの映像信号線31、32からは、それぞれ映像信号Vd1、Vd2が供給されるようになっている。これら各映像信号Vd1、Vd2は前記走査信号Vd1、Vd2、Vd3に同期し単位走査時間の2/3の時間毎に印加されるようになっている。この結果、R1、G1、B1、R2、G2、B2の各画素の電位の波形は同図に示すようになる。

【00070】このことから、横ストライプ配置の構成であっても、横ストライプ配置で2ラインを書き込む間に、それに相当する選択分だけ書き込むことができることがわかる。

【00071】したがって、本実施例では、横ストライプ配置の構成と比較した場合、走査信号の周波数を1.5倍にとどめることができ、薄膜トランジスタTFTの書き込み特性の向上を図ることができる。

【00072】実施例3、図12は、本発明によるアクティブマトリックス型液晶表示パネルの他の実施例を示す平面図である。また、同図のXIII-XIII線における断面図を図13に示している。

【00073】図12において、映像信号線3の延在方向に沿って配置される各画素領域は、図中上方からたとえばR、G、B、R、…の各色を担当していることは実施例1と同様の構成をとっている。しかし、カラー用表示の一画素を構成する3画素のうち、隣接する2画素が一つの走査信号線を共有し、残りの一画素が一つの走査信号線を占有するとともに、各画素はそれぞれ異なる映像信号線3からの映像信号によって表示がなされる構成となっているところが異なっている。

【00074】そして、この場合、共有する走査信号線および占有する走査信号線は、たとえば表示領域以外の他の領域で互いに接続され、同一の走査信号が供給されるようになっている。

【00075】各画素に映像信号を供給する映像信号線3は、図中左側に一本、右側に二本あてがわれているが、このうち二本の映像信号線3のうち、外側に位置する映像信号線3は内側に位置する映像信号線3と、肩間距離11を介して担当する画素の薄膜トランジスタTFT

[図3]

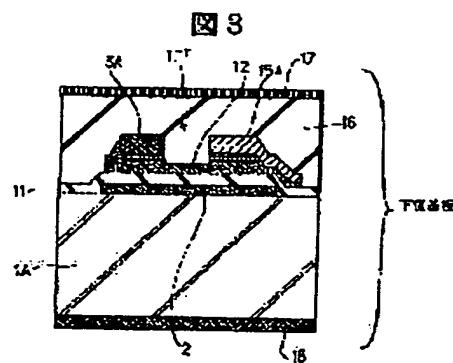


図3

[図4]

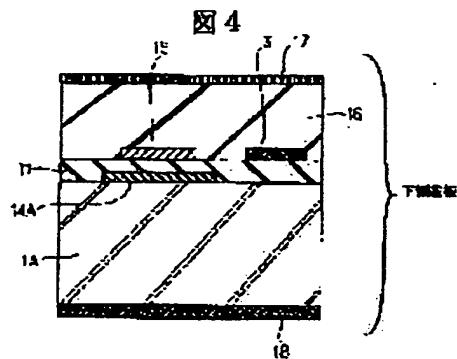


図4

[図5]

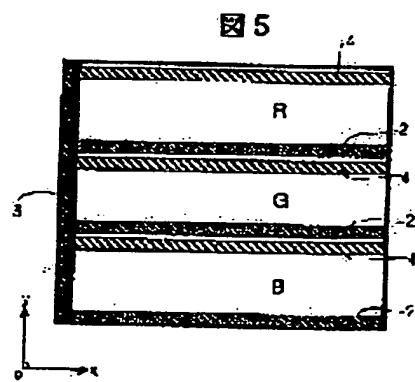


図5

[図7]

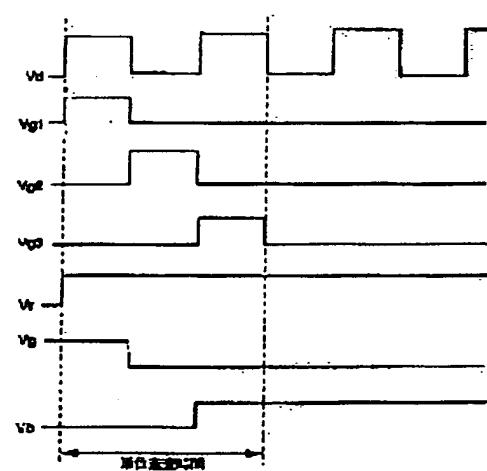
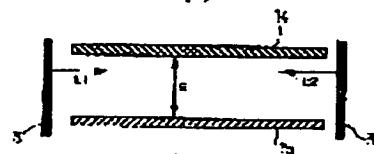


図7

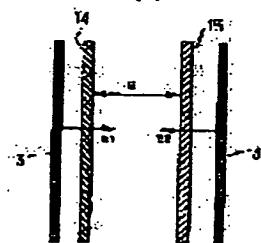
【図8】

図8

(a)

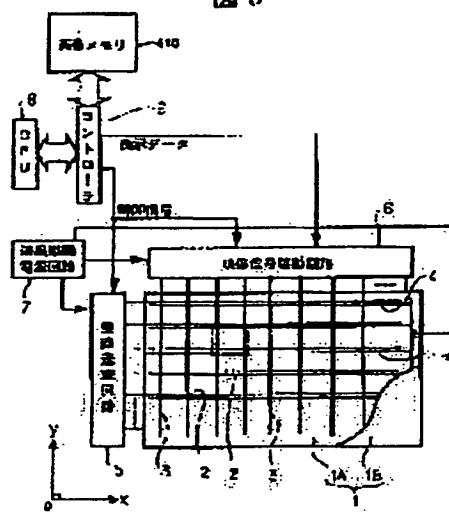


(b)



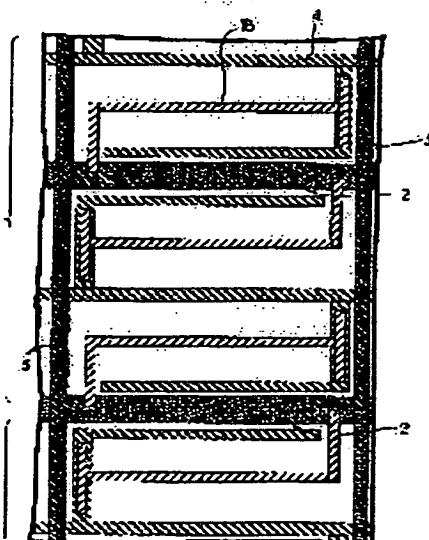
【図9】

図9



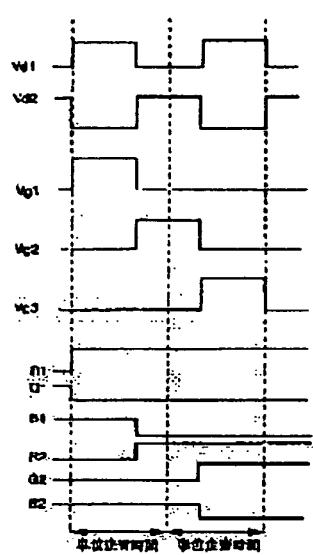
【図10】

図10



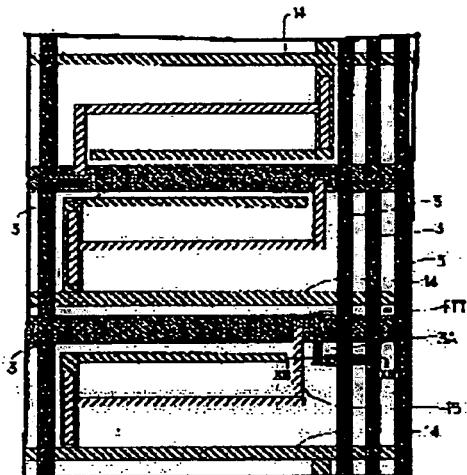
(图 11)

圖 11



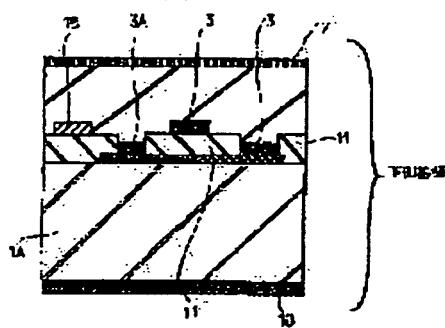
【图12】

图 12



[圖13]

図.13



フロントページの継ぎ

(72)発明者 小川 和宏
千葉県鹿嶼郡早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72) 梁明善 芦沢 啓一郎
千葉県成田市早野3300番地 株式会社日立
製作所母子デバイス事業部内

(72)発明者 星野 樹

千葉県茂原市早野9300番地 株式会社日立
製作所電子デバイス事業部内

Fターム(参考) 2H092 GA14 6A32 GA61 JA24 JA34
JA37 JA41 JB05 JB13 JB51
JB57 JB58 JB61 MA10 MA07
PA06 PA08

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.